

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-196542

(43)Date of publication of application : 19.07.2001

(51)Int.Cl. H01L 27/04  
H01L 21/822  
H01F 17/00  
H01G 4/33  
H01L 21/8234  
H01L 27/06

(21)Application number : 2000-008065

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 17.01.2000

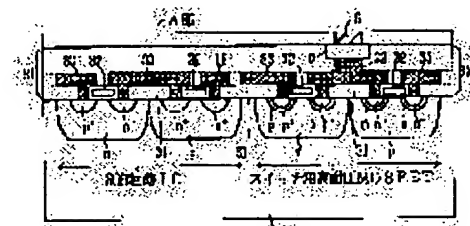
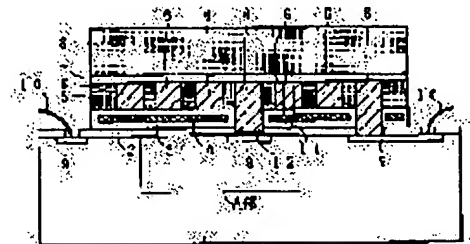
(72)Inventor : HAYASHI YOSHITOMO

## (54) POWER CONVERSION DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a ultra-small power conversion device of high performance, which does not generate warps in a semiconductor substrate.

**SOLUTION:** A flat magnetic induction element 11 is formed via an IC protection film 2 on a silicon substrate 1 wherein a semiconductor integrated circuit device is formed and a thick ferrite magnetic plate 8 is formed on the upper surface of a thin film coil 6 of the flat magnetic induction element 11 via an upper insulation film 7. Since the thick ferrite magnetic plate 8 is formed, warping of the silicon substrate 1 is prevented and characteristics of a magnetic induction element is improved. Furthermore, miniaturization is realized, by fixing the thin-film coil 6 directly to the silicon substrate 1.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-196542

(P2001-196542A)

(43) 公開日 平成13年7月19日 (2001.7.19)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	ターミナル* (参考)
H 0 1 L	27/04	H 0 1 F 17/00	B 5 E 0 7 0
	21/822	H 0 1 L 27/04	L 5 E 0 8 2
H 0 1 F	17/00	H 0 1 G 4/06	1 0 2 5 F 0 3 8
H 0 1 G	4/33	H 0 1 L 27/06	1 0 2 A 5 F 0 4 8
H 0 1 L	21/8234		

審査請求 未請求 請求項の数 8 O L (全 5 頁) 最終頁に続く

(21) 出願番号 特願2000-8065(P2000-8065)

(22) 出願日 平成12年1月17日 (2000.1.17)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 林 善智

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74) 代理人 100088339

弁理士 篠部 正治

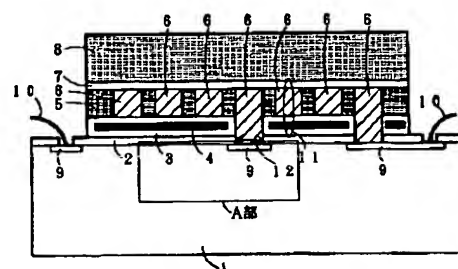
最終頁に続く

(54) 【発明の名称】 電力変換装置

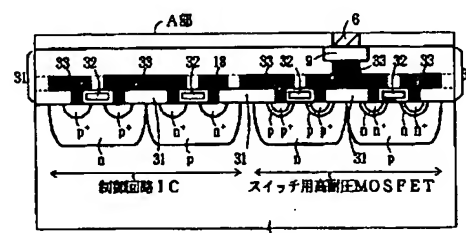
(57) 【要約】

【課題】超小型で、高性能で、半導体基板に反りが生じない超小型電力変換装置を提供する。

【解決手段】半導体集積回路装置を形成したシリコン基板1上にIC保護膜2を介して平面型磁性誘導素子11を形成し、この平面型磁性誘導素子11の薄膜コイル6の上面に上部絶縁膜7を介して厚いフェライト磁性板8を形成する。厚いフェライト磁性板8とすることで、シリコン基板1の反りの発生を防止し、磁気誘導素子の特性を向上させる。また薄膜コイル6を直接シリコン基板1に固着することで小型化を図る。



- 1...シリコン基板
- 2...IC保護膜
- 3...下部絶縁膜
- 4...磁性体層
- 5...ポリイミド充填材
- 6...薄膜コイル
- 7...上部絶縁膜
- 8...フェライト磁性板
- 9...ボンディングパッド
- 10...ボンディングワイヤ
- 11...平面型磁性誘導素子
- 12...コンタクトホール



- 31...酸化膜
- 32...ゲート電極
- 33...Al配線

## 【特許請求の範囲】

【請求項 1】半導体基板に形成された半導体集積回路装置上に、第 1 絶縁膜を介して薄膜の受動部品が形成された超小型電力変換装置において、前記半導体集積回路装置上に、下部磁性体と上部磁性体で薄膜コイルを挟んだ構成の平面型磁気誘導素子を形成し、該平面型磁気誘導素子の前記半導体集積回路装置側に形成される前記下部磁性体が、磁性体薄膜で形成され、前記平面型磁気誘導素子の前記上部磁性体が、磁性体薄板で形成されることを特徴とする電力変換装置。

【請求項 2】前記磁性体薄板上に薄膜コンデンサを形成することを特徴とする請求項 1 に記載の電力変換装置。

【請求項 3】前記平面型磁気誘導素子の薄膜コイルが、前記半導体集積回路装置と前記磁性体薄膜との間に形成された前記第 1 絶縁膜に開けられたコンタクトホールを介して、前記半導体集積回路装置と電気的に接続していることを特徴とする請求項 1 または 2 に記載の電力変換装置。

【請求項 4】前記磁性体薄板が、フェライト磁性板で形成されることを特徴とする請求項 1 または 2 に記載の電力変換装置。

【請求項 5】前記の薄膜コイルを形成する導体は絶縁体によって覆われていることを特徴とする請求項 1 ないし 4 のいずれかに記載の電力変換装置。

【請求項 6】前記絶縁体は前記下部磁性体と前記薄膜コイル間に形成された第 2 絶縁膜、前記上部磁性体と薄膜コイル間に形成された第 3 絶縁膜および前記薄膜コイルを形成する導体間の隙間に充填された第 4 絶縁膜からなることを特徴とする請求項 5 に記載の電力変換装置。

【請求項 7】前記第 4 絶縁膜が、ポリイミドで形成されることを特徴とする請求項 6 に記載の電力変換装置。

【請求項 8】前記薄膜コイルを形成する導体間に隙間を有することを特徴とする請求項 5 に記載の電力変換装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、半導体基板に形成した半導体集積回路装置と、該半導体集積回路装置上に形成された薄膜コイルや薄膜コンデンサなどの薄膜受動部品で構成される DC-DC コンバータなどの電力変換装置に関する。

## 【0002】

【従来の技術】携帯機器などに用いられる DC-DC コンバータなどの直流電源は、小型・軽量・省電力が求められる。近年、開発が活発化しているハイブリッド型電源モジュールの小型化のポイントは、半導体基板に搭載される受動部品であるコイルやトランスなどの磁気誘導部品を如何に小型化するかに掛かっている。この小型化技術は、MCM（マルチチップモジュール）などの技術により著しい進歩を見せている。

【0003】近年、半導体技術を適用して、半導体基板上に薄型のマイクロ磁気誘導素子である平面型磁気誘導素子（コイル、トランス）を搭載した例が報告されており、この平面型磁気誘導素子の構造などについて、特願平 8-149626 号などで開示されている。

## 【0004】

【発明が解決しようとする課題】従来の小型電力変換装置に搭載される平面型磁気誘導素子の構造は、図 4 に示すように、薄膜コイル 56 上に薄い磁性体薄膜 54 が形成されており、またこの薄膜コイル 56 を形成する導体間の隙間には絶縁性充填材（ポリイミド充填材 55）を充填している。また、図中の番号で 51 はシリコン基板、52 は IC 保護膜、53 は下部絶縁膜、57 は上部絶縁膜、58 は磁性体薄膜、61 は従来の平面型磁気誘導素子、62 は保護膜である。

【0005】この構造では、熱処理により、磁性体薄膜 54、58 やポリイミド充填材 55 が収縮し、そのストレスで半導体基板が反ってしまう。この反りは、磁性体薄膜 54、58 とポリイミド充填材 55 の収縮により生じ、その引っ張り応力は  $58 \times \text{N/cm}$  と大きく、直径 6 インチ、厚さ  $625 \mu\text{m}$  のシリコン基板 51 では  $1200 \mu\text{m}$  程度の反りが生じる。このように大きな反りが生じると、その後形成される上部絶縁膜 57、磁性体薄膜 58 および保護膜 62 のフォトリソグラフィなどの加工が困難になる。

【0006】また、磁性体薄膜 54、58 はスパッタ法で形成されるが、成長速度が遅く、厚くても  $10 \mu\text{m}$  程度しか成長できないために、磁束が飽和しやすく、平面型磁気誘導素子の性能が悪く、また、磁束密度が大きくとれないため、薄膜コイル 56 の占有面積を大きくする必要があり、さらに、小型電力変換装置として必要なコンデンサは薄膜コイル 56 もしくはシリコン基板 51 と併設されるために、小型電力変換装置が大きくなる。この発明の目的は、前記の課題を解決して、超小型で、高性能で、半導体基板に反りが生じない電力変換装置を提供することにある。

## 【0007】

【課題を解決するための手段】前記の目的を達成するために、半導体基板に形成された半導体集積回路装置上に、第 1 絶縁膜を介して薄膜の受動部品が形成された超小型電力変換装置において、前記半導体集積回路装置上に、下部磁性体と上部磁性体で薄膜コイルを挟んだ構成の平面型磁気誘導素子を形成し、該平面型磁気誘導素子の前記半導体集積回路装置側に形成される前記下部磁性体が、磁性体薄膜で形成され、前記平面型磁気誘導素子の前記上部磁性体が、磁性体薄板で形成される構成とする。

【0008】前記磁性体薄板上に薄膜コンデンサを形成すると小型化のためによい。前記平面型磁気誘導素子の薄膜コイルが、前記半導体集積回路装置と前記磁性体薄

膜との間に形成された前記第 1 絶縁膜に開けられたコンタクトホールを介して、前記半導体集積回路装置と電気的に接続すると小型化できる。前記磁性体薄板が、フェライト磁性板で形成されるとフェライト磁性板の中の磁束密度が増大して、平面型磁気誘導素子の特性が向上し、電力変換装置の性能が向上し小型化にも効果がある。また、反りが発生しないために加工が容易になる。

【0009】前記の薄膜コイルを形成する導体は絶縁体によって覆われているとよい。前記絶縁体は前記下部磁性体と前記薄膜コイル間に形成された第 2 絶縁膜、前記上部磁性体と薄膜コイル間に形成された第 3 絶縁膜および前記薄膜コイルを形成する導体間の隙間に充填された第 4 絶縁膜からなると絶縁性が向上する。この第 4 絶縁膜が、ポリイミドで形成されるとよい。前記薄膜コイルを形成する導体間に隙間を有すると半導体基板の反りが一層発生し難くなる。

#### 【0010】

【発明の実施の形態】図 1 は、この発明の第 1 実施例の超小型電力変換装置で、同図 (a) は要部断面図、同図 (b) は同図 (a) の A 部の説明図である。半導体集積回路装置として制御用 IC とスイッチング素子を集積した DC-DC コンバータを同図 (b) のように形成したシリコン基板 1 上にポリイミド膜や  $\text{SiO}_2$  膜などの IC 保護膜 2 上に平面型磁気誘導素子 11 を形成する。この DC-DC コンバータを構成する制御用 IC は、例えば CMOS 回路で形成され、またスイッチング素子は、例えば、スイッチング用高耐圧 p チャネル MOSFET であり、このドレインはボンディングパッド 9 に接続している。この平面型磁気誘導素子 11 は、薄膜コイル 6 の一方の面にポリイミド膜などの下部絶縁膜 3 を介して磁性体薄膜 4 を形成し（この磁性体薄膜 4 は下部絶縁膜 3 で取り囲まれている）、他方の面に上部絶縁膜 7 を介して磁性体薄板であるフェライト磁性板 8 を固着した構造をしている。平面型磁気誘導素子 11 の下部絶縁膜 3 はシリコン基板 1 上に形成された IC 保護膜 2 上に形成される。尚、個別に製作された平面型磁気誘導素子 11 の下部絶縁膜 3 と IC 保護膜 2 とを固着しても構わない。また、上部絶縁膜 7 と磁性体薄板 8 とはエポキシ接着樹脂で位置合わせ後固着される。薄膜コイル 6 の導体間は、ポリイミド充填材 5 で充填される。薄膜コイル 6 の両端は、IC 保護膜 2、下部絶縁膜 3 にコンタクトホール 12 を開けて、このコンタクトホール 12 を通してシリコン基板 1 と接続する。

【0011】このように、上部絶縁膜 7 と固着する磁性体を、従来の磁性体薄膜 5 8 より厚いフェライト磁性板 8 とすることで、フェライト磁性板 8 の中の磁束密度が増大して、平面型磁気誘導素子 11 の特性が向上し、これで DC-DC コンバータを製作した場合は、最大変換効率が向上する。また、磁束密度が増大することで、平面型磁気誘導素子 11 の小型化が図れる。また、シリコ

ン基板 1 に反りが発生し難くなるために、その後の加工が容易になる。具体的には、 $300\mu\text{m}$  厚のフェライト磁性板 8 を用いた場合、反りは従来の  $2/3$  程度に軽減した。また、フェライト磁性板 8 をエポキシ接着樹脂で固着するために、従来の磁性体薄膜 5 8 をスパッタ法で形成する場合よりは工程が簡略化（工数の低減など）される。また、薄膜コイル 6 を直接シリコン基板 1 に固着することで、小型化できて、且つ、信頼性が向上することは勿論である。また、フェライト磁性板 8 の厚みは  $100\mu\text{m}$  以上であれば本発明の効果が得られる。

【0012】尚、同図 (b) は、DC-DC コンバータを形成する制御回路 IC の一部とスイッチ用高耐圧 MOSFET を示す。制御回路 IC は、相補回路を構成する n チャネル MOSFET と p チャネル MOSFET を示し、スイッチ用高耐圧 MOSFET は p チャネル MOSFET は薄膜コイル 6 に電流を流し込み、n チャネル MOSFET は薄膜コイル 6 から電流を引き抜く役目をしている。また薄膜コイル 6 が接続するボンディングパッド 9 と p チャネル MOSFET および n チャネル MOSFET のドレインは A1 配線 33 で接続される。また、図中の 31 は 3 層からなる酸化膜、32 は MOSFET のゲート電極である。

【0013】図 2 は、この発明の第 2 実施例の超小型電力変換装置の要部断面図である。図 1 との違いは、薄膜コイル 6 を形成する導体の隙間を充填しているポリイミド充填材 5 を無くし、薄膜コイル 6 の表面を厚さ  $1\mu\text{m}$  程度の酸化膜などの保護膜 13 で被覆した点である。この保護膜 13 が図 1 の上部絶縁膜 7 に相当する。ポリイミド充填材 5 を無くする方法は、薄膜コイル 6 を形成した後のポリイミド充填材を充填する工程を省くことでよい。また、この保護膜 13 である酸化膜は、スパッタリングなどの PVD 法でも、CVD 法のどちらで形成してもよい。尚、図 1 でポリイミド充填材 5 が存在する箇所は空洞となっており、この空洞は空気 14 などで満ちている。

【0014】このように、ポリイミド充填材 5 がいないために、図 1 の場合と比べて、シリコン基板 1 の反りはより一層発生し難くなる。具体的には、反りは従来の  $1/5$  程度に低減した。そのために、薄膜コイル 6 を形成した後の保護膜 13 のフォトリソグラフィによる加工や、フェライト磁性板 8 の貼付け時の位置合わせなどが容易になる。その他の効果は図 1 の場合と同じである。

【0015】尚、図 2 のシリコン基板 1 には、図示しないが図 1 (b) の DC-DC コンバータが形成されていることは勿論である。図 3 は、この発明の第 2 実施例の超小型電力変換装置の要部断面図である。図 2 との違いは、フェライト磁性板 8 上に絶縁膜 17 を介して薄膜コンデンサ 20 を形成したものを、絶縁膜 13 上に固着する。この薄膜コンデンサ 20 の電極 16 は Pt で、強誘電体薄膜 15 は  $\text{PbZr}_{1-x}\text{Ti}_x\text{O}_3$  もしくは Pb

(ScTa)O<sub>3</sub> などの強誘電体材料で形成される。薄膜コンデンサ 20 はワイヤボンディング 10 でシリコン基板 1 と接続する。尚、図 1 のフェライト磁性板上 8 に絶縁膜を介して図 3 の薄膜コンデンサ 20 を形成したものを、上部絶縁膜 7 と固着しても勿論構わない。フェライト磁性板 8 の厚さとしては 100 μm 以上であれば本発明の効果が得られる。

【0016】図 1、図 2 ではコンデンサは、シリコン基板 1 上に平面型磁気誘導素子 11 と併設もしくは回路基板上にシリコン基板 1 と併設されるために、小型の電力変換装置の面積が大きくなっていたが、このように、平面型磁気誘導素子 11 上に積層することで、シリコン基板 1 の面積が小さくなり、例えば、DC-DC コンバータなどの小型電力変換装置では、平滑用の薄膜コンデンサ 20 を 2 ないし 3 個、シリコン基板 1 上に増設することができて、電力変換装置の実装面積を従来の 2/3 程度に削減できる。

【0017】尚、図 3 のシリコン基板 1 には、図示しないが図 1 (b) の DC-DC コンバータが形成されていることは勿論である。

【0018】

【発明の効果】この発明によれば、薄膜コイル上に形成される磁性体を従来の磁性体薄膜より厚いフェライト磁性板のような磁性体薄板とすることで、半導体基板の反りが小さくなる。反りが小さくなることで、その後の工程の加工が容易になる。また、従来の磁性体薄膜より膜厚が厚いフェライト磁性板にすることで、磁束密度が上がり平面型磁気誘導素子の特性が向上する。また、薄膜コイルを半導体基板に直接固着することで、小型化が図れる。さらに、薄膜コンデンサを平面型磁気誘導素子上

に積層することでより一層の小型化を図ることができる。

【図面の簡単な説明】

【図 1】この発明の第 1 実施例の超小型電力変換装置で、(a) は要部断面図、(b) は (a) の A 部の説明図

【図 2】この発明の第 2 実施例の超小型電力変換装置の要部断面図

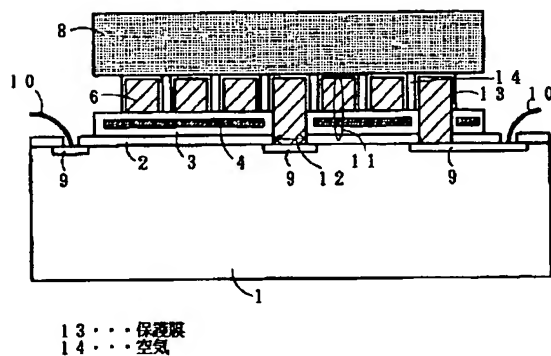
【図 3】この発明の第 3 実施例の超小型電力変換装置の要部断面図

【図 4】従来の小型電力変換装置に搭載される平面型磁気誘導素子の構造図

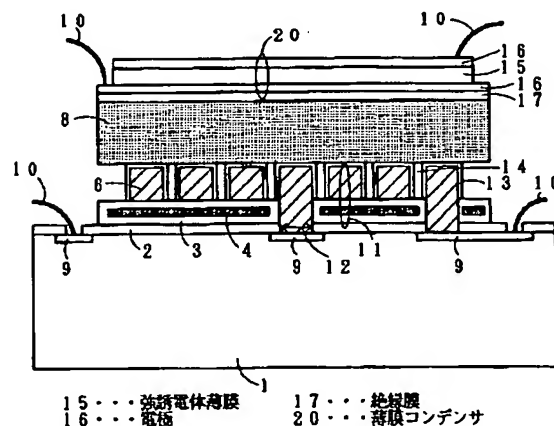
【符号の説明】

- |      |           |
|------|-----------|
| 1    | シリコン基板    |
| 2    | IC 保護膜    |
| 3    | 下部絶縁膜     |
| 4    | 磁性体薄膜     |
| 5    | ポリイミド充填材  |
| 6    | 薄膜コイル     |
| 7    | 上部絶縁膜     |
| 8    | フェライト磁性板  |
| 9、10 | ボンディングワイヤ |
| 11   | 平面型磁気誘導素子 |
| 12   | コンタクトホール  |
| 13   | 保護膜       |
| 14   | 空気        |
| 15   | 強誘電体薄膜    |
| 16   | 電極        |
| 17   | 絶縁膜       |
| 20   | 薄膜コンデンサ   |

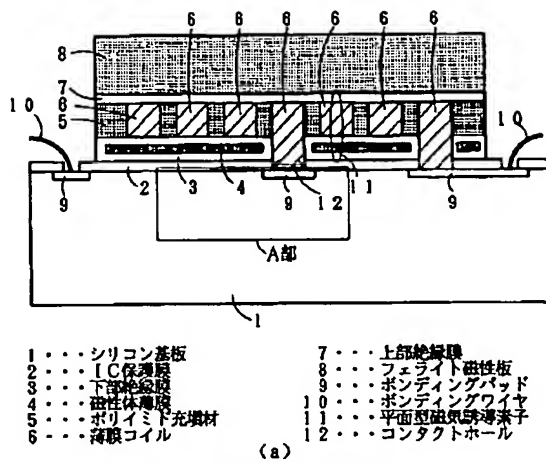
【図 2】



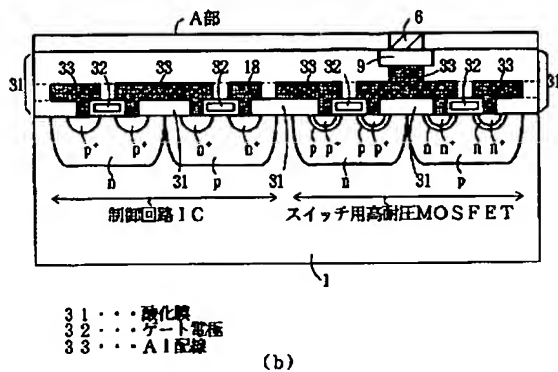
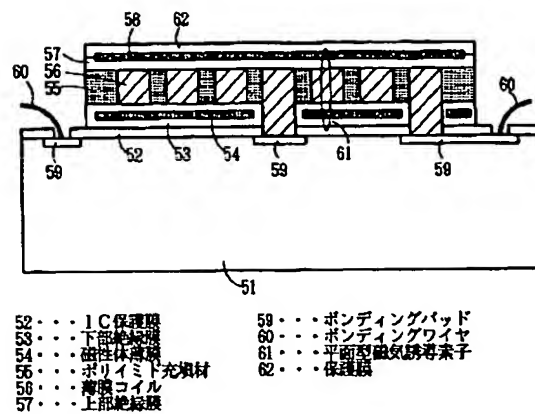
【図 3】



【図 1】



【図 4】



フロントページの続き

(51)Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード(参考)

H 0 1 L 27/06

Fターム(参考) 5E070 AA01 AA05 AB01 BA11 BA20  
CB12 CB18 CB20 DB08 EA05  
5E082 AB03 BB03 BC39 DD08 DD09  
DD11 EE23 FG27 GG04  
5F038 AC14 AV06 AZ04 BH10 BH20  
CA10 DF03 EZ20  
5F048 AA07 AB10 AC03 BE03